

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

9313745

Basic Patent (No,Kind,Date): JP 2134696 A2 900523 <No. of Patents: 001>

SOUND GENERATING DEVICE (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): KATSUI MASAMI

IPC: *G10H-007/02; G10H-001/057; G10K-015/04

JAPIO Reference No: 140366P000050

Language of Document: Japanese

Patent Family:

| Patent No | Kind | Date | Applic No | Kind | Date |
|------------|------|--------|------------|------|----------------|
| JP 2134696 | A2 | 900523 | JP 8992445 | A | 890412 (BASIC) |

Priority Data (No,Kind,Date):

JP 8992445 A 890412

CONSTITUTION: A main ROM is stored with pause data on a note, an envelope counter 56 is reset with a short pulse at the end of each note by its data output, and an envelope ROM 55 is reset to the address 0. Further, the envelope counter 56 counts up with the frequency of the shortest note and outputs envelope data. Then a 1st DA converting circuit 58 converts the digital data on an envelope from an adding circuit 57 into an analog voltage value. Consequently, the waveform and envelope of a free sound and the strength of the sound are provided to generate sounds of various tone quality, and rhythm sounds of different tone quality can be generated.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-134696

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月23日

G 10 H 7/02
1/057
G 10 K 15/04

Z 6255-5D
A 8524-5D
6255-5D

G 10 H 7/00

審査請求 未請求 請求項の数 1 (全8頁)

⑮ 発明の名称 音発生装置

⑯ 特 願 平1-92445

⑰ 出 願 昭63(1988)11月15日

⑱ 特 願 昭63-287932の分割

⑲ 発 明 者 勝 井 正 己 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑳ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

㉑ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

音発生装置

2. 特許請求の範囲

音のエンベロープ波形を記憶した第1のメモリーと、前記第1のメモリーをインクリメントする第1のカウントと、前記第1のメモリーから出力されるエンベロープのデジタルデータをアナログ電圧値に変換する第1のD/A変換回路と、音の波形を記憶した第2のメモリーと、前記第2のメモリーをインクリメントする第2のカウントと、前記第2のメモリーから出力される波形のデジタルデータをアナログ値に変換する第2のD/A変換回路と、一音符ごとの音の区切りデータを記憶した第3のメモリーと、一音符ごとにカウントされ、前記第3のメモリーをインクリメントする第3のカウントを設け、

前記第2のD/A変換回路の出力電圧値を、前記

第1のD/A変換回路の最大制限電圧とする音発生装置において、

前記第3のメモリーの音の区切りデータが能動の場合に前記第1のカウントの内容がリセットされ、前記第1のメモリーが0番地にリセットされることを特徴とする音発生装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は楽音発生装置に関する。

〔従来の技術〕

従来の音発生装置は、第9図に示す構成であった。第9図の装置では、まず発振回路91の出力するクロック信号を音符長発生回路92で可変分周する。メインROM93は、メロディ1の音符に関する音符長データと音程データを記憶する記憶回路であって、ここから読み出された音符長データによって音符長発生回路92における分周比が設定される。ここで分周されたクロック信号は、メインカウンタ95を入力され、メインROM9

3の読み出しアドレスを音符長に応じてインクリメントする。一方、メインROM93から読み出された音程データは音程発生回路94の分周比を設定する。音程発生回路94は発振回路91からのクロック信号を設定された分周比に応じて可変分周し、音程に応じた周波数のクロック信号を出力する。このクロック信号にはエンベロープ発生回路96においてエンベロープ波形が付加される。エンベロープ発生回路96は容量Cと抵抗Rからなり、容量に充電した電荷を次のタイミングで抵抗を介して放電させて一定のアナログ波形を形成する。エンベロープの付加された信号はスピーカに送られ、メインROM93に記憶された音程の音が音符長の時間分だけ発音される。メインROM93から順次データを読み出すことにより、メロディの自動演奏がなされる。

このような従来の音発生装置では、矩形波のみの音の波形、または矩形波にCRにより形成した一定のイクスポネンシャル曲線形状のエンベロープを付加した音の波形のみを扱うだけであって音

質が悪く、電話機の保留音、メロディカード等に使用されていた。

〔発明が解決しようとする課題〕

しかし、前述の従来技術では、音質が一定で、音の強弱がなく、音源数が少なく、リズム音の発生が不可であるため、自然な広がりのある重厚な音を発生することは非常に困難であった。

そこで本発明は、このような課題を解決するものであり、その目的とするところは、自由な音の波形及びエンベロープと音の強弱を持つことにより、さまざまな音質の音を発生し、加えて異なった音質のリズム音を発生する方式を提供することにある。

〔課題を解決するための手段〕

本発明の音発生装置は、音のエンベロープ波形を記憶した第1のメモリーと、前記第1のメモリーをインクリメントする第1のカウントと、前記第1のメモリーから出力されるエンベロープのデジタルデータをアナログ電圧値に変換する第1のDA変換回路と、音の波形を記憶した第2のメモ

リーと、前記第2のメモリーをインクリメントする第2のカウントと、前記第2のメモリーから出力される波形のデジタルデータをアナログ値に変換する第2のDA変換回路と、一音符ごとの音の区切りデータを記憶した第3のメモリーと、一音符ごとにカウントされ、前記第3のメモリーをインクリメントする第3のカウントを設け、

前記第2のDA変換回路の出力電圧値を、前記第1のDA変換回路の最大制限電圧とする音発生装置において、

前記第3のメモリーの音の区切りデータが能動の場合に前記第1のカウントの内容がリセットされ、前記第1のメモリーが0番地にリセットされることを特徴とする。

〔作 用〕

本発明の上記の構成によれば、音のアナログ出力波形に容易にエンベロープのアナログ形状を付加することが出来、メモリーに記憶したエンベロープ形状を音符の長さに依存しないで各音符ごとに付加することが出来る。

〔実 施 例〕

第1図は本発明の実施例におけるシステム図であって、1は発振回路、2は制御回路、3は音源1、4は音源2、5は音源3、6はリズム音発生回路、7は混合回路である。

第2図は本発明の第1図における制御回路2の回路例であり、31は発振周波数入力端子、32はテンポを発生するテンポ・プログラマブルカウンタ、33はテンポ・プログラマブルカウンタの分周比を設定するためのテンポデータを記憶したテンポROM、34は音符長を発生するノート・プログラマブルカウンタ、35はノート・プログラマブルカウンタの分周比を設定するための音符長データを記憶したノートROM、36はノート・プログラマブルカウンタから出力される一音符ごとのパルスのカウントするメイン・プログラマブルカウンタ、37はメイン・プログラマブルカウンタによりインクリメントされ、すべての曲の一音符ごとの多種の音符情報を記憶したメインROM、38はメインROMのデータの1つである

ジャンプ・データをカウントするコントロール・カウンタ、39はコントロール・カウンタによってインクリメントされ、そのデータ出力によりメイン・プログラマブルカウンタにセットまたはリセットをかけ、メインROMのアドレス・ジャンプ先を記憶したコントロールROM、40はテンポ・プログラマブルカウンタの出力、41はメインROMの音符データの出力であり、40、41ともに第1図の音源1、音源2、音源3及びリズム音発生回路に入力される。

第3図は本発明の第1図における音源の回路例であり、51は第2図のテンポ・プログラマブルカウンタの出力40が入力する入力端子、52は第2図のメインROMの音符データ出力41のうち音符の音量データが入力する入力端子、54は第2図の音符データ出力41のうち音符の音程データが入力する入力端子、53は第1図の発振回路1からの発振周波数の入力端子、55は音のエンベロープ形状をデジタル値に変換したデータを記憶したエンベロープROM、56は第2図のテ

ンポ・プログラマブルカウンタ32の出力、すなわち最短音符の周期によりエンベロープROMをインクリメントするエンベロープ・カウンタ、57はエンベロープROMから出力されるエンベロープのデジタルデータと、第2図のメインROM37から出力される音量データとを加算し、エンベロープ形状を上方に平行移動し、等価的に音量を増加したデータを作成する第1の加算回路、58は加算されたエンベロープのデジタルデータをアナログ電圧値に変換する第1のDA変換回路、59は第2図のメインROM37の音程データ出力によってアドレスが決定されるスケールROM、60はスケールROMデータにより分周比が決定され、発振周波数を、出力したい音符のN倍の周波数に分周するスケール・プログラマブルカウンタ、61は音の1波形をデジタル値に変換したデータを記憶した波形ROM、62はスケール・プログラマブルカウンタ60の出力をカウントするN進のカウンタであり、波形ROM61のアドレス数はNである。63は第1のDA変換回路58

のアナログ電圧値を最大値とし、波形ROM61のデジタル出力データをアナログ電圧波形に変換する第2のDA変換回路、64は第2のDA変換回路の出力で、エンベロープを付加した音の波形が出力される音源の最終出力端子である。

第4図は本発明のリズム音発生回路の回路例であり、71は第2図のテンポ・プログラマブルカウンタ32からの入力端子、72は第2図のメインROM37の出力データのうちリズム音の音量データの入力端子、74はリズム音のエンベロープ形状をデジタル値に変換したデータを記憶したリズムエンベロープROM、75は第2図のテンポ・プログラマブルカウンタ32の出力（最短音符の周期）によりリズムエンベロープROMをインクリメントするリズムエンベロープ・カウンタ、76はリズムエンベロープROMから出力されるリズム音のエンベロープのデジタルデータと、第2図のメインROM37の出力データのうちリズム音の音量データとを加算し等価的に音量を増加させたデータを作成する第2の加算回路、77は

第2の加算回路からのエンベロープのデジタルデータをアナログ電圧値に変換する第3のDA変換回路、78は発振周波数をクロック入力とする複数のフリップフロップで構成されたシフトレジスタと、イクスクルーシブ・オア回路で構成されたノイズ発生回路、79と81は矩形波の音の周波数データを記憶した2個のカネ音ROM、80と82は2個のカネ音ROMデータにより分周比が設定され、矩形波の音の周波数を発生する2個のカネ音プログラマブルカウンタ、83は第3のDA変換回路77のアナログ電圧出力値を最大値とし、ノイズ発生回路のノイズ出力と、カネ音プログラマブルカウンタの矩形波出力とを混合しアナログ電圧値に変換する第4のDA変換回路、84はエンベロープを付加したノイズ及び2種の異なる周波数の矩形波で作成されたリズム音の出力端子である。

第5図は各音源の音量と休符の説明図であり、図中101はメインROM、102はエンベロープROMまたはリズム・エンベロープROM、1

03-107はメインROMの音量データとエンベロープROMのエンベロープデータを加算する加算器であり、107の点線枠内は一回路例である。108はエンベロープ用のDA変換回路、109はメインROMの音量データがすべて0となったとき(休符)を検出するNOR回路、110は109のNOR回路の出力がハイになった時にDA変換回路の出力を強制的に基準電圧とショートさせるMOSスイッチである。

全体のシステムの動作は下記の通りである。

第1図の発振回路1で、CR発振、水晶発振または、セラミック振動子による発振により目的の周波数を発振させ、発振周波数を音源1、2、3及びリズム音発生回路に入力し、また、発振周波数を1/Mに分周した周波数を制御回路とリズム音発生回路に入力する。

第2図の制御回路の入力端子31に入力された、発振周波数を分周した周波数は、テンポ・プログラマブルカウンタにより目的のテンポの周波数に分周される。たとえば、テンポ・プログラマブル

カウンタに入力される周波数を128Hzとし、このシステムでの最短音符が♪(32分音符)とすると、一般にテンポは♩=60という表現をするが、これは1分間に♩(四分音符)が60個送られる速度(テンポ)という意味であり、♩は1秒間に1個送られ、♪は♩の8倍の速度であるので1秒間に8個、すなわち8Hzとなる。従って♩=60を作るには、テンポプログラマブル・カウンタで $8/128=1/16$ 分周すればよい。5ビットのテンポ・プログラマブルカウンタであれば、テンポROMの出力データを00000から11111までのいくつかの値に設定すると、1/1分周から1/32分周まで変化できるため32種のテンポが設定でき、上記の例で言えば、♩=30から♩=960まで可能となる。32種のうち何種かをテンポROMに記憶し、コントロールROMからの出力をテンポROMのアドレスとすることにより曲演奏途中にテンポの変更が可能となる。テンポ・プログラマブルカウンタから出力された最短音符の周波数はノート・プログラ

マブルカウンタに入力される。ノート・プログラマブルカウンタでは、テンポ・プログラマブルカウンタと同様に5ビットの場合、メインROMからの1音符ごとの音符データ出力により、ノートROMのアドレスが設定されノートROMの5ビットのデータ出力により32種類の分周比のうち1種が決まり、最短音符♪から最長音符。(全音符)までのうちの1種の音符の周波数が出力される。

ノート・プログラマブルカウンタから出力された音符の周波数により、メイン・プログラマブルカウンタがカウントされ、メインROMを音符ごとにインクリメントする。メインROMは、すべての曲の音符ごとのデータ(音符種類、音程、音量、ジャンプのデータ)を記憶している。音符データのうちジャンプデータが1となると、それによりコントロールカウンタがカウントされると同時にコントロールROMのデータが出力され、メイン・プログラマブルカウンタにセットまたはリセットをかけ、メインROMのアドレスジャンプ

を行う。コントロールROMにはメインROMのジャンプ先が記憶されており、コントロールカウンタがカウントされるごとに次のジャンプ先が選ばれる。

テンポ・プログラマブルカウンタの出力は、第3図の音源のエンベロープカウンタに入力される。エンベロープROMにはエンベロープ形状をデジタル値に変換したデータが記憶されている。たとえば、のこぎり形状エンベロープの場合、4ビットデータの場合は第6図のデータが記憶されている。前記メインROMは音符の区切りデータを記憶しており、そのデータ出力により、音符の区切りごとに短いパルスでエンベロープカウンタにリセットをかけ、エンベロープROMを0アドレスにリセットされるようにし、さらに、最短音符の周波数でエンベロープカウンタをカウントし、エンベロープデータを出力する。第2図のメインROMの音量データが、第3図の入力端子52に入力され、加算回路によりエンベロープデータと加算され、音量データ分だけエンベロープデータが

大きくなるため音符ごとの音量調節が可能となる。メインROMからの音量データは各音源およびリズム音発生回路に別個に入力されそれぞれ独立に音量を設定することができる。加算回路からのエンベロープのデジタルデータは第一のDA変換回路によりアナログ電圧値に変換される。

また、音量無し、つまり音譜上の休符を表現するために、第一のDA変換回路の出力端子と、第一のDA変換回路がゲイン0としている基準電圧との間にMOSスイッチを設け、たとえばメインROMからの音量データがすべて0になったときにMOSスイッチがオンする構成にすることにより、音を出力しない状態を作成することができる。

第5図は各音源に内蔵された、加算回路を使用した音量調整と、休符を実現する説明図である。

一方、第2図のメインROMからの音程データにより第3図のスケールROMのアドレスが設定される。スケールROMには音程データが記憶されており、スケール・プログラマブルカウンタの分周比を決定する。メインROMからの音程デ

ータは各音源に別個に入力しており、音源ごとに独立に音程を設定できる。スケール・プログラマブルカウンタには発振周波数が入力され、出力したい音程の周波数のN倍の周波数に分周された出力が出る。例えば、 $C4 = 256 \text{ Hz}$ の音程を得たい場合、発振周波数を 262.144 kHz 、 $N = 32$ とすると、 $256 \text{ Hz} \times (32 / 262.144 \text{ kHz}) = 1 / 32$ 分周すればよい。スケール・プログラマブルカウンタの出力はN進の波形カウンタに入力され、波形ROMをインクリメントする。

波形ROMは音の1波長の波形をデジタル値に変換したデータが記憶されている。例えば、波形ROMのアドレス数(N) = 32、データ数 = 32の場合、サイン波をかきこむと第7図のようになる。従って、波形カウンタがすべてカウントし終った時点で目的の音程の周波数の波形が1個出力される。テンポで決定される一音符の時間だけスケール・プログラマブルカウンタからの出力を連続して波形カウンタに入力することによりその

音符の時間の間、同じ周波数(音程)の音が出力される。音程を変化させるためには、波形カウンタをカウントする周波数をスケール・プログラマブルカウンタにより変化させればよい。また、音符の切り変わり目に特に波形カウンタにリセット等がかかることをせず、スケール・プログラマブルカウンタの出力周波数が増加するままに波形カウンタに入力することにより、アナログ音波形に不連続が生ずることなく、自然に音程が変化するため、音符の切り変わり目に異音が発生することを防止することができる。波形ROMから出力されたデジタルの波形データは、第2のDA変換回路に入力されるが、第2のDA変換回路の最大動作電圧を前記のエンベロープを作成した第1のDA変換回路のアナログ出力電圧とすることにより、第2のDA変換回路からの最終出力波形は、エンベロープがついたアナログの音波形となる。

第4図は、リズム音発生回路の構成図であり、第2図のテンポ・プログラマブルカウンタの出力がリズム・エンベロープカウンタに入力される。

リズム・エンベロープカウンタは、リズム音のエンベロープ形状をデジタル値に変換したデータが記憶されているリズム・エンベロープROMをインクリメントする。リズム・エンベロープROMからのデジタルエンベロープデータは第2図のメインROMのデータ出力のうち、リズム音の音量データと加算され、第3のDA変換回路により、アナログ電圧値に変換される。

一方、入力端子73から発振周波数を分周した周波数が入力され、ノイズ発生回路とカネ音プログラマブルカウンタ80、82に入力する。ノイズ発生回路は多段のシフトレジスタと、そのシフトレジスタを構成しているフリップフロップの特定の2出力でエクスクルーシブ・オア回路を作り、その出力を前記シフトレジスタの初段に帰還させる構成になっており、シフトレジスタに入力されるクロック周波数を最大周波数とするホワイトノイズを発生する。

カネ音プログラマブルカウンタは、矩形波の音の周波数データを記憶したカネ音ROM79、8

1のデータ出力により、入力周波数を分周し、目的の矩形波の音の周波数を出力する。ノイズ発生回路からのノイズと、複数のカネ音プログラマブルカウンタからの周波数の異なる矩形波とを、第4のDA変換回路で混合するが、その第4のDA変換回路の最大動作電圧を第3のDA変換回路のアナログ出力電圧とすることにより、エンベロープが付加されたリズム音出力される。ノイズと矩形波とそれらに付加されるエンベロープにより、ドラム、シンバル、鐘の音等のリズム音（パーカッション）が自由に作成できる。

最終的に、複数の音源とリズム音とを混合回路で混合した音出力が発生する。第7図は、3音源に矩形波、サイン波、ノコギリ波、それぞれのエンベロープに種々のエンベロープ形状を使用した場合の波形図を示す。波形ROMとエンベロープROMに楽器の波形及びエンベロープを記憶させることにより多彩な音色を発生することが出来る。
〔発明の効果〕

以上述べたように本発明によれば、波形及びエ

ンベロープ形状を記憶したメモリーを音源に持つことにより、従来のような音質が一定の音を発生するのではなく、メモリーデータを書き換えることにより、自由な音質の音を発生することができる。また、音符情報のメモリーに記憶した強弱データと、エンベロープデータとを加算するという方法により音符ごとの音量の調整が可能となる。

このシステムでは、外部からのマイクロコンピュータ等の制御なしで、音楽情報をメモリーに記憶させることにより、曲の自動演奏が可能となる。さらに、音質の異なる音源を複数個持ち、リズム音が加わることにより、従来にない、広がりのある重厚で自然な演奏を実現でき、また、曲のみではなく、自然界の音、例えば、鳥、虫等の動物の鳴き声、風、波、水等の音、擬音等も実現でき、それらの複雑な音を発生させるために必要な要素である音のエンベロープ形状を、音の波形に容易に付加することが可能であり、またそのエンベロープを音符の長短に無関係に各音符に付加することが出来、タイ及びスラーの表現が可能となると

いう非常に大きな効果を有する。

4. 図面の簡単な説明

第1図は本発明の音発生装置の一実施例におけるシステム図。

第2図は本発明の音発生装置の一実施例における制御回路ブロック図。

第3図は本発明の音発生装置の一実施例における音源のブロック図。

第4図は本発明の音発生装置の一実施例におけるリズム音発生回路のブロック図。

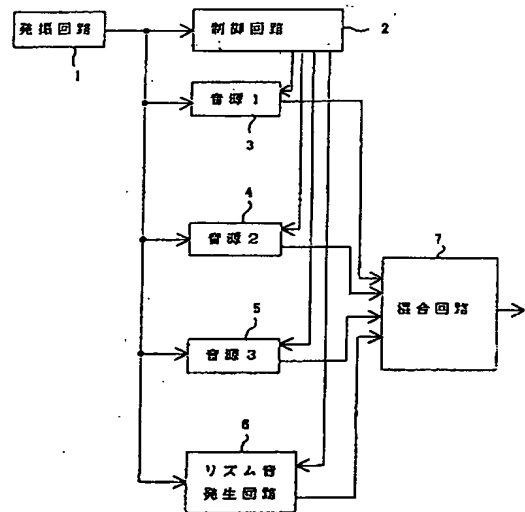
第5図は本発明の音発生装置の各音源に内蔵された、音量調整と、休符を実現する説明図。

第6図は本発明の音発生装置の音源の、のこぎり波形状エンベロープ・メモリーの説明図。

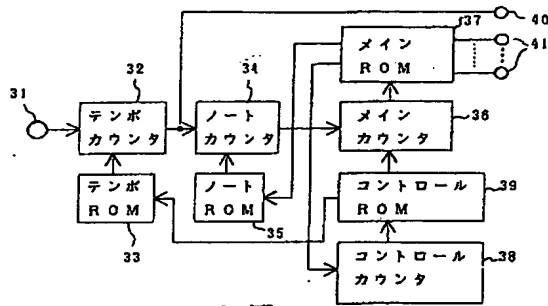
第7図は本発明の音発生装置の音源のサイン波形メモリーの説明図。

第8図は本発明の音発生装置の全体の波形関係説明図。

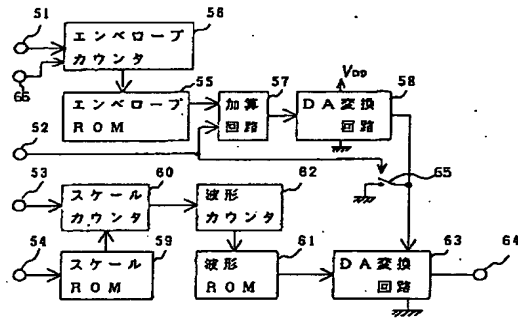
第9図は従来の音発生装置のブロック図。



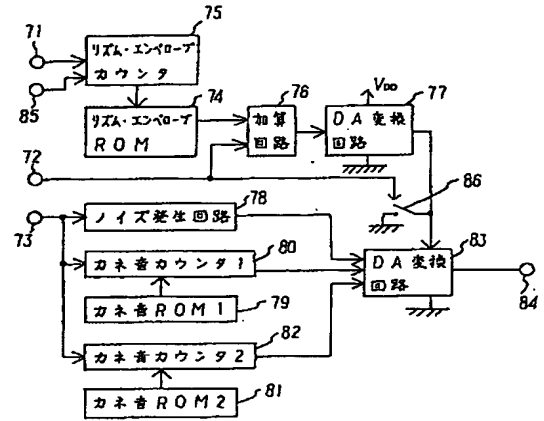
第 1 図



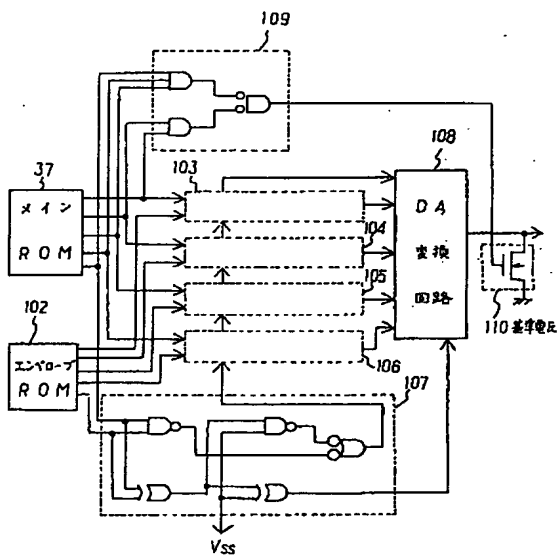
第2図



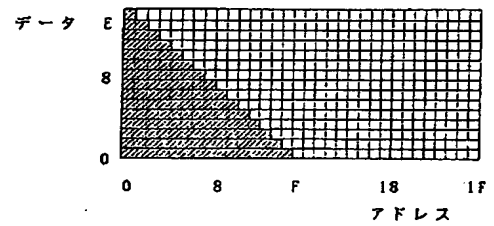
第3図



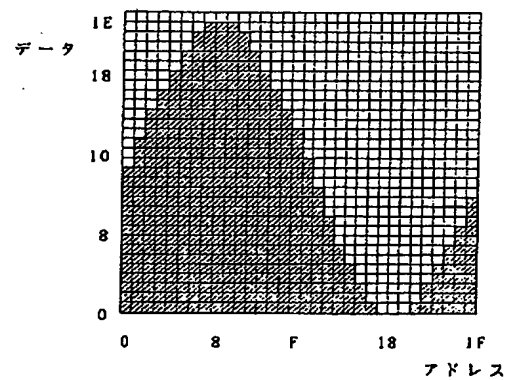
第4図



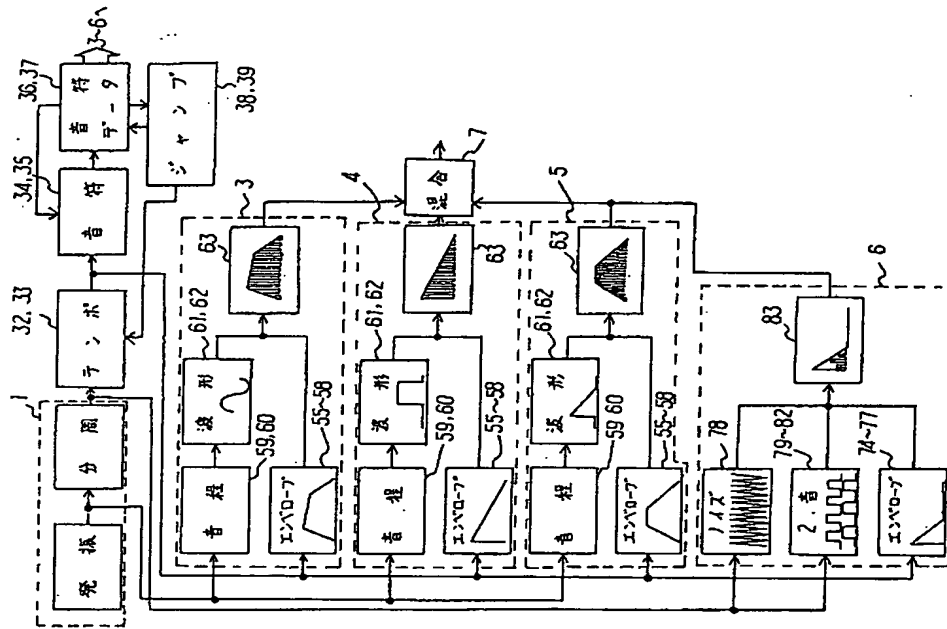
第5図



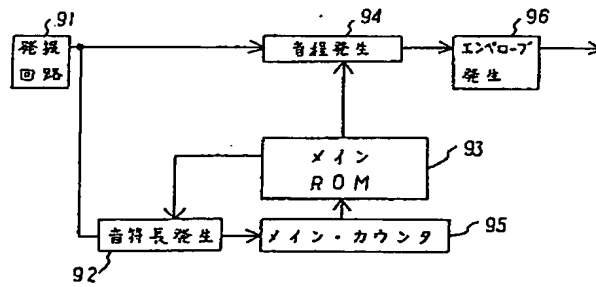
第6図



第7図



第 8 図



第 9 図